

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-282305

(43)Date of publication of application : 31.10.1997

(51)Int.Cl.

G06F 15/80  
H04N 1/405

(21)Application number : 08-119714

(71)Applicant : RICOH CO LTD

(22)Date of filing : 17.04.1996

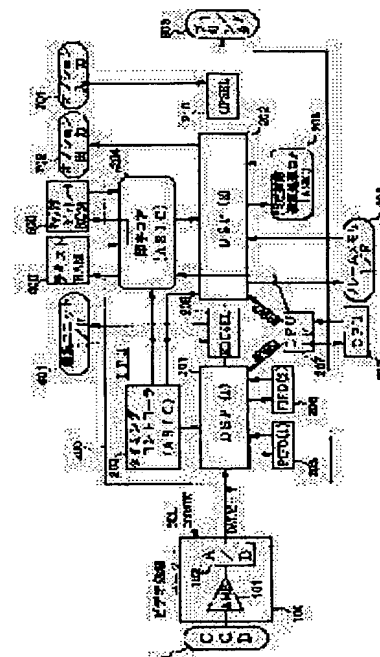
(72)Inventor : KAWAMOTO HIROYUKI

## (54) DIGITAL DATA PROCESSOR

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide a digital data processor which is equipped with an SIMD type DSP and can flexibly cope with a process that is not suitable to the SIMD type DSP such as a multiple-operation mode and a sequential process.

SOLUTION: This digital data processor is equipped with an arithmetic processing part constituted by using SIMD type DSPs 201 and 201, and a print core 204 and an error diffusion arithmetic processing core 208 as other arithmetic processing parts which perform specific arithmetic processes that are not suitable for processes by the DSP, and a data process is performed by distinctively using the DSPs 201 and 201, print core 204, and error diffusion arithmetic processing core 108 according to the process to be performed.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(11)特許出願公開番号

特開平9-282305

(43)公開日 平成9年(1997)10月31日

(51) Int.Cl.<sup>8</sup>

識別記号

庁内整理番号

F I

### 技術表示箇所

G O 6 F 15/80

G O 6 F 15/80

H0 4 N 1/405

H04N 1/40

**B**

審査請求 未請求 請求項の数4 FD (全 8 頁)

(21)出願番号 特願平8-119714

(22)出願日 平成8年(1996)4月17日

(71)出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72)発明者 川本 啓之

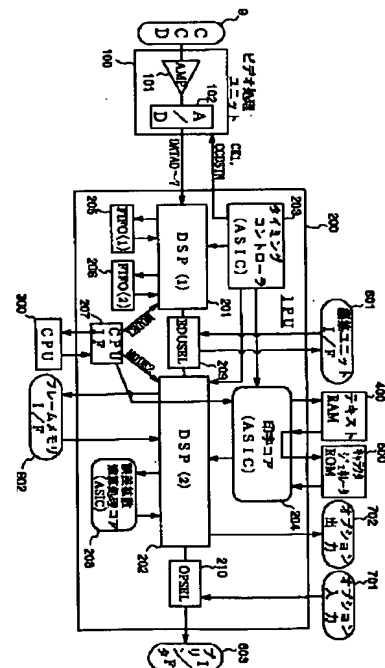
東京都大田区中馬込一丁目3番6号 株式  
会社リコー内

(54) 【発明の名称】 デジタルデータ処理装置

(57) 【要約】

【課題】 SIMD型のDSPを備えた装置構成で、複合動作モードや逐次処理などSIMD型のDSPに適さない処理にも柔軟に対応できるデジタルデータ処理装置を提供する。

【解決手段】 SIMD型のDSP201、201を用いてなる演算処理部と、DSPでの処理に適さない特定の演算処理を行う別の演算処理部として印字コア204及び誤差拡散演算処理コア208とを備え、実行すべき処理に応じてDSP201、201と印字コア204及び誤差拡散演算処理コア208と使い分けてデータ処理を行う装置構成とした。



## 【特許請求の範囲】

【請求項 1】 SIMD型のデジタルシグナルプロセッサを用いてなる演算処理部と、該演算処理部での処理に適さない特定の演算処理を行う別の演算処理部とを備え、実行すべき処理に応じて両演算処理部を使い分けてデータ処理を行うことを特徴とするデジタルデータ処理装置。

【請求項 2】 前記特定の演算処理は、誤差拡散処理であることを特徴とする請求項 1 記載のデジタルデータ処理装置。

【請求項 3】 前記特定の演算処理は、印字画像データ発生処理であることを特徴とする請求項 1 記載のデジタルデータ処理装置。

【請求項 4】 各種バスインターフェース部を通じての外部とのデータのやりとりを制御するバス制御部を更に備えたことを特徴とする請求項 1、2、3 のいずれかに記載のデジタルデータ処理装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、デジタルデータ処理装置に関し、特に SIMD (Single Instruction Stream-multip Data stream) 型のデジタルシグナルプロセッサ (DSP; Digital Signal Processor) を用いたデジタルデータ処理装置に関するものである。

## 【0002】

【従来の技術】従来、デジタル複写機やデジタルファクシミリやこれらの複合機などにおいては、スキャナで読み取った画像データなどを処理するための回路を ASIC (Application Specific Integrated Circuit) を用いて実現していたが、近年の DSP の進歩に伴い、ディジタル信号の高速処理を要する部分に DSP を用いたものが現れた。この種の装置としては、モデム機能と画像処理機能を 1 つの DSP により実現するようにしたものがある (特開平 4-37900 号公報参照)。

## 【0003】

【発明が解決しようとする課題】しかしながら、上記公報に開示された技術のように、DSP だけで画像処理を行う構成とした場合、単純なコピー動作などはできてもスキャナで読み取った画像をファクシミリ送信しながらプリンタコントローラからのデータを印字出力するなどの複合動作のバス制御については DSP のハード的な制限によって実現できない場合もあり得る。また、現在、デジタル複写機の画像処理をリアルタイムで行うことのできる DSP は SIMD 型のものに限られているが、誤差拡散処理のように逐次処理を行うことを前提としたアルゴリズムの場合、SIMD 型のプロセッサで並列処理を行うことはできない。また、現在のデジタル複写機に

搭載されている印字処理装置のように周辺装置として RAM や ROM を必要とし、かつ処理を逐次的にしか行えないものは SIMD 型のプロセッサによる処理には適さない。本発明の課題は、上述した従来の技術のもつ欠点を解消し、SIMD 型の DSP を備えた装置構成で、複合動作モードや逐次処理など SIMD 型の DSP に適さない処理にも柔軟に対応できるデジタルデータ処理装置を提供することにある。

## 【0004】

【課題を解決するための手段】上記課題を解決するために本発明のデジタルデータ処理装置は、請求項 1 に記載するように、SIMD 型のデジタルシグナルプロセッサを用いてなる演算処理部と、該演算処理部での処理に適さない特定の演算処理を行う別の演算処理部とを備え、実行すべき処理に応じて両演算処理部を使い分けてデータ処理を行う装置構成としたことを特徴とする。上記のように構成されるデジタルデータ処理装置によれば、SIMD 型のデジタルシグナルプロセッサでの処理に適した演算処理は SIMD 型のデジタルシグナルプロセッサを用いてなる演算処理部にて行い、該演算処理部での処理に適さない特定の演算処理は前記別の演算処理部にて行うことにより、SIMD 型の DSP を備えた装置構成で、複合動作モードや逐次処理など SIMD 型の DSP に適さない処理にも柔軟に対応できる。SIMD 型のデジタルシグナルプロセッサに適した演算処理には、シェーディング補正処理、フィルタリング処理、 $\gamma$ 補正処理、階調処理などの各種画像処理の他、残響音やエコーなどを発生させるための音響処理などがある。また、SIMD 型のデジタルシグナルプロセッサに適さない演算処理には、誤差拡散処理や、印字画像データ発生処理などの逐次処理がある。

【0005】請求項 2 記載のデジタルデータ処理装置は、請求項 1 記載の装置構成を前提とし、前記別の演算処理部にて誤差拡散処理を行うことにより、DSP による処理の柔軟性と誤差拡散処理機能の実現を両立させる。請求項 3 記載のデジタルデータ処理装置は、請求項 1 記載の装置構成を前提とし、前記別の演算処理部にて誤差拡散処理を行うことにより、DSP による処理の柔軟性と印字画像データ発生処理機能の実現を両立させる。請求項 4 記載のデジタルデータ処理装置は、請求項 1~3 のいずれかに記載の装置構成を前提とし、各種バスインターフェース部を通じての外部とのデータのやりとりを制御するバス制御部を更に備えることで、DSP とは異なるクロックで動作している外部装置などとのデータのやりとりを可能にする。したがって、例えば、スキャナで読み取った画像をファクシミリ送信しながらプリンタコントローラからのデータを印字出力するなどの複合動作モードのバス制御が実現できる。

## 【0006】

【発明の実施の形態】以下、この発明の実施の形態につ

いて図面を参照して説明する。図1は本発明のデジタルデータ処理装置をデジタル画像処理装置に適用してなるデジタル複写機の実施の形態の一例を示す概略正面図である。図1に示すように、デジタル複写機の装置本体1の上部には原稿を載置するコンタクトガラス2が設けられ、コンタクトガラス2の下に読取光学系10が設けられている。読取光学系10は、光源4、リフレクタ5、第1ミラー3、第2ミラー6、第3ミラー7、レンズ8、及びラインイメージセンサ(CCD)9を有して構成され、光源4からの光をリフレクタ5で上方に反射させてコンタクトガラス2上の原稿に照射し、原稿からの反射光を第1ミラー3、第2ミラー6、第3ミラー7で光路変更し、レンズ8によって1ラインの画像のイメージをCCD9に集光させる。原稿の全体を等倍で読み取る場合には、光源4とリフレクタ5と第1ミラー3とが一体的に図中の矢印Aの方向(副走査方向)に原稿の全面に亘って移動し、第2ミラー6と第3ミラー7とが光源4より遅い速度で、上記の移動量より少ない範囲を動く。倍率が変わると、上記の各ミラーの移動量も変わり、レンズ8も移動することになる。

【0007】CCD9で読み取られた原稿の画像情報は、読取光学系10の下方に設けられた作像部11で印刷される。作像部11は、画像情報に応じて変調駆動されるレーザーダイオード(LD)22、このLD22からのレーザー光を所定位置に合焦させる光学系23、この光学系の出力光を反射させる反射鏡24、この反射鏡24からのビームにより露光される感光体ドラム12、露光の前に感光体ドラム12を一様に帯電させる帯電チャージャー13、露光による静電潜像にトナーを付着させて現像する現像装置14、15、転写用紙を転写位置へタイミングを合わせて給紙するレジストローラ27、レジストローラ27から送り出された転写用紙に感光体ドラム12上のトナー像を転写させる転写チャージャ18、用紙の転写が終了した部分を感光体ドラム12から剥離する分離チャージャ19、剥離した転写用紙を搬送する搬送ベルト30、この搬送ベルトによって搬送された転写用紙に付着しているトナー像を定着させる定着器31、感光体ドラム12の表面に付着している残留トナーを除去するクリーニング装置21、各々異なったサイズの転写用紙が複数枚セットされている用紙カセット34、35、36、各用紙カセット34、35、36から1枚ずつ用紙を取り出してレジストローラ27へ送出する給紙ローラ26、及び定着器31で定着処理された転写用紙を収容する排出トレイ33から構成されている。

【0008】作像部11では、画像情報に応じてLD22が変調駆動され、LD22から出射されたレーザー光が光学系23、反射鏡24を介して予め帯電チャージャー13によって帯電が施されている感光体ドラム12に到達し潜像を形成する。この潜像は感光体ドラム12の回転に応じて現像装置14、15の対向位置に到達し、

潜像に対するトナー現像が行われる。トナー現像による可視像が転写位置に到達するのにタイミングを合わせて、用紙カセット34、35、36からの転写用紙がレジストローラ27から給紙され、転写位置において転写チャージャ18により感光体ドラム12上のトナー像が用紙に付着する。転写の終了した用紙は、その先端から除電チャージャ19によって剥離され、搬送ベルト30上に送り出される。搬送ベルト30上の用紙は定着器31に搬入され、熱及び圧力が付与されて、トナー像が紙面上に定着される。定着の終了した転写用紙は、排出トレイ33へ送り出される。

【0009】図2は、上記デジタル複写機の電気系の構成を示すブロック図である。同図には、CCD9、ビデオ処理ユニット100、画像処理ユニット(IPU)200、CPU300、テキストRAM400、キャラクタジェネレータROM500、編集ユニットI/F601、フレームメモリI/F602、プリンタI/F603、オプション入力端子701、及びオプション出力端子702からなる回路構成が示されている。ビデオ処理ユニット100は、AMP101とA/D変換器102とからなり、CCD9で読み取られた画像信号をAMP101で増幅した後、A/D変換器102でA/D変換し、IPU200より送られてくる10MHzのクロックCK1に同期した8ビットのデジタル画像データDATA0~7として出力する。ビデオ処理ユニット100に対しては、CK1とともにCCD9の読み出しタイミングを決める信号CCDSTNが画像処理ユニット200より送られている。IPU200は、第1のDSP201、第2のDSP202、タイミングコントローラ203、印字コア204、第1のFIFO205、第2のFIFO206、CCDI/F207、誤差拡散演算処理コア208、第1のセクタ(EDUSEL)209、及び第2のセクタ(OPSEL)210からなる。

【0010】タイミングコントローラ203からは、第1及び第2のDSP201、202、印字コア204などの各ブロックに対して主走査同期信号、主走査ゲート信号、および副走査ゲート信号が適当なディレーを与えられて出力されている。第1及び第2のDSP201、202は、入力32bit、出力32bitで20MHzでデータの入出力ができるSIMD型のDSPを想定している。これらの入出力端子に第1、第2のFIFO205、206や各種インターフェース(I/F)の入出力が接続されている。第1のDSP201は、ビデオ処理ユニット100から送られてくる8ビットの画像データDATA0~7を入力とし、黒オフセット補正、シェーディング補正、MTF補正、主走査方向の電気変倍処理を順次行って画像データを出力する。

【0011】ここで、黒オフセット補正とはCCD9の暗電流の黒レベルを画像データから減算する補正であ

る。シェーディング補正は、主走査方向の光源の光量むらやCCD 9の各画素間の感度むらによるむらを除くため、原稿走査開始前にコンタクトガラス2の端部に設けられた濃度の均一な白基準板を読み取り、そのデータを各画素毎に記憶し、原稿読み取り中の画像データを記憶した各画素毎の白板のデータで除算することにより行う補正である。MIF補正とは光学的な周波数特性の劣化等を2次元の空間フィルタで補正するものである。電気変倍とは、レンズ8を固定とした場合に画像の倍率を演算処理によって変化させる処理であり、DSP 201の変倍回路部にて3次元コンボリューション法による補正演算を用いて行われる。

【0012】第1のFIFO 205には、シェーディング補正の際に白基準板を読み取って得られたシェーディングデータが蓄えられる。第2のFIFO 206では変倍に伴う速度変換が行われる。第1のFIFO 205の制御信号はタイミングコントローラ03より与えられる。第2のFIFO 206の制御信号は第1のDSP 201の出力信号端子から与えられる。第1のDSP 201及び第2のDSP 202にはこれらが実行する処理プログラムがCPU I/F 207を介して予めダウンロードされており、CPU 300がCPU I/F 207を通じてMODE 1、2の値を切り換えることで操作モードに合わせた処理を行うことができるようになっている。例えば画質モードに応じてフィルタの種類や強度を切り換えたり、フィルタと変倍の順序を入れ替えたり、シェーディングの方式を切り換えたりすることができるようになっている。第1のDSP 201で処理された画像データは編集ユニットI/F 601に接続されたEDUSEL 209を通して第2のDSP 202へ入力される。EDUSEL 209がオフの場合、第1のDSP 201の出力と第2のDSP 202の入力は直結される。EDUSEL 209がオンの場合は第1のDSP 201出力は編集ユニットI/F 601に送られ、編集ユニットI/F 601からの信号が第2のDSP 202に与えられる。第2のDSP 202では、 $\gamma$ 補正及び2値化処理、2値や多値のディザ等の画質処理、印字画像の合成処理がプログラムに従って行われる。

【0013】印字コア204は、印字画像信号発生処理に適するように設計された専用のハードウェア(ASIC)で構成され、第2のDSP 202の画像入力端子に接続されている。印字画像信号発生処理は逐次的にテキストRAM 400をアクセスしてキャラクタジェネレータとしてのキャラクタROM 500から印字信号を読み出す処理であるためDSP部の並列処理に適さない。そのため、この実施の形態では、印字コア204がCPU 300の制御の下でテキストRAM 400をアクセスしてキャラクタジェネレータROM 500から印字信号を読み出し、タイミングコントローラ203からのゲート信号に合わせて1bitの印字画像信号を第2のDSP

202へ出力するように構成されている。

【0014】誤差拡散演算処理コア208は、誤差拡散の演算処理に適するように設計された専用のハードウェア(ASIC)で構成され、第2のDSP 202の入出力端子に接続されている。誤差拡散の処理は図3に示されるような3×6マトリクスによって量子化誤差の分配を行うものである。これは注目画素と周辺画素から分配された誤差の値を量子化して、さらにその誤差の分配を行ってゆく処理であり、主走査方向の逐次処理が基本となるため、SIMD型のアーキテクチャに適さない。そのため、第2のDSP 202は、誤差拡散処理が必要なデータが入力された場合、そのデータをそのまま誤差拡散演算処理コア208に出力し、誤差拡散処理後のデータを誤差拡散演算処理コア208から入手する。

【0015】このようにSIMD型のアーキテクチャに適しておらず、機能が固定的で回路が完成しているものは専用のハードウェアで実現してDSPの内部の処理から外すことで、DSP内部の資源を有効利用できる。第2のDSP 202で処理された画像データは、オプション出力端子702又はプリンタI/F 603に出力される。そして、オプション出力端子702より出力された画像データは図示しないFAXモデムなどを介して外部に送信される。第2のDSP 202からプリンタI/F 603へはOPSEL 210を通じて画像データが送られる。OPSEL 210は、第2のDSP 202のモードに応じて出力を切り替え、オプション入力端子701から入力された画像データをプリンタI/F 603に流すことができるようになっている。このときクロックも切り換えてプリンタI/F 603に流すことができる構成となっている。

【0016】このように本実施の形態ではDSPコア以外にビデオパスの切り替え回路(EDUSEL、OPSEL)を持つことで編集ユニットや異なるクロックで動作しているオプションとのインターフェースを可能にしている。EDUSEL 209などの機能はDSP 201、202の内部処理でスイッチングを行うことにより実現することも可能であるが、その場合にはDSP部の入出力ピンを最低でも16本用いる必要がある。本実施の形態の構成によれば最小限のDSPの入出力ピンの使用本数で機能を実現できる。前記プリンタI/F 603から出力された画像データは作像部11のプリンタ制御ユニット(図示せず)に対して送られ、書き込みクロックに合わせた速度変換がなされた後にLD変調板22aに送られる。LD変調板22aではこの8ビット256階調の画像データに応じてLD 22に与える電流のパルス幅や電流の量をコントロールしている。IPU 20は、このデジタル複写機のメイン制御板とアドレスバス、データバスを共有しており、これを介して通信が行われている。メイン制御板はスキャナ10や作像部11のモータコントロール、各種クラッチ、ソレノイドなど

のコントロールも行っている。

【0017】以上の構成において、通常原稿画像読取モードで画像読取を行う場合、コンタクトガラス 2 上に画像面を下にして原稿をセットし、スタートボタンを押す。これにより CPU 300 から IPU 200 に対してスキャン開始信号が出され、副走査方向の画像有効範囲を示すゲート信号 GATE がアクティブとなる。その後第 1 ミラー 3、光源 4、リフレクタ 5 からなる移動体が図 1 の左方向に移動を開始し、原稿に対する副走査が行われる。光源 4 で照らされた原稿からの反射光（読み取り光）は、第 1 ミラー 3、第 2 ミラー 6、第 3 ミラー 7、レンズ 8 を順次経由して CDD 9 へ到達する。CDD 9 は入射光を電気信号に変換する。CDD 9 からの信号はビデオ処理ユニット 100 で A/D 変換されて IPU 200 へ送出される。IPU 200 に送られたデータは黒オフセット処理、シェーディング補正処理、MTF 補正処理、主走査方向の電気変倍処理が行われた後に γ 補正及びディザ処理や誤差拡散処理などの画質処理が行われる。続いて作像部 11 のプリンタ制御ユニットに送られる。通常のコピーでは GATE の発生とほぼ同時に、作像部 11 の動作開始信号 DFGATE が ACTIVE になり作像部 11 への書き込みが行われる。

【0018】図 4 は文字画像合成部のブロック図である。文字画像合成部は、印字コア 204、テキスト RAM 214、キャラクタジェネレータ ROM 215、及び第 2 の DSP 202 の合成処理部とからなる部分を用いる。図 4 に示すように、印字コア 204 は、アドレスカウンタ 211 および 212 と、メモリ制御部 213 とからなる。印字コア 204 には、タイミングコントローラ 203 より Gate 信号、Lgate 信号、Lsync 信号、及びクロック信号が、CPU 300 よりアドレス信号、データ信号、及びバス制御信号が与えられている。一方のアドレスカウンタ 211 は副走査アドレスカウンタであり、Gate アサート期間中のライン数を計数する。もう一方のアドレスカウンタ 212 は主走査アドレスカウンタであり、Lgate アサート期間中の画像データ有効期間を計数する。メモリ制御部 213 は、CPU 300 からの信号に基づいて文字コードデータを出力しテキスト RAM 400 に書き込むとともに、アドレスカウンタ 211、212 からのアドレス信号に応じた制御信号をテキスト RAM 214 に与える。テキスト RAM 214 は、メモリ制御部 213 からの制御信号に応じて文字コードデータをキャラクタジェネレータ ROM 215 に出力する。

【0019】キャラクタジェネレータ ROM 215 には、文字のビットイメージが ASCII コード順のアドレスで格納されている。キャラクタジェネレータ ROM 215 は、テキスト RAM 214 から原稿上の位置に対応して読み出された文字コードを上位アドレス、主/副走査アドレスカウンタ 211、212 の出力するアドレ

スの下位ビットを下位アドレスとしてアクセスされ、原稿に合成する文字のビットイメージを第 2 の DSP 202 内の合成部に出力する。第 2 の DSP 202 は、キャラクタジェネレータ ROM 215 から送られてきたビットイメージデータと第 1 の DSP 201 から送られてきた画像データとを合成し出力する。

【0020】このように逐次的にテキスト RAM 400 をアクセスしてキャラクタジェネレータ ROM 500 から印字信号を読み出す印字画像データ発生処理を行う印字コア 204 を DSP 201、202 とは別に備え、第 2 の DSP 202 では、キャラクタジェネレータ ROM 500 からの文字のビットイメージと第 1 の DSP 201 からの画像データとの合成処理やディザ処理など SIMD 型の DSP に適した処理を主に行うようにしたことにより、第 1 及び第 2 の DSP 201、202 の持つ機能をフルに発揮させて高速度で画像処理を行うことができる。なお、本発明は上記実施の形態の構成に限定されるものではなく、図 2 に示した IPU 200 全体を ASIC として集積化してもよいことはいうまでもない。また、上記の実施の形態では、本発明のデジタルデータ処理装置をデジタル複写機のデジタル画像処理装置に適用した場合について説明したが、デジタルプリンタやファクシミリ、或いはこれらの複合機のデジタル画像処理装置にも適用できることはいうまでもない。更に、本発明のデジタルデータ処理装置は、入力音響信号に残響、ディストーションなどの様々な音響効果を付加するエフェクト装置や、入力信号を任意の波形や成分の音響信号に加工する音源装置などにおけるデジタルデータ処理装置としても有効に使用できる。

【0021】

【発明の効果】以上要するにこの発明によれば以下のような優れた効果を発揮することができる。請求項 1 記載の発明に係るデジタルデータ処理装置では、SIMD 型のデジタルシグナルプロセッサでの処理に適した演算処理は SIMD 型のデジタルシグナルプロセッサを用いてなる演算処理部にて行い、該演算処理部での処理に適さない特定の演算処理は別の演算処理部にて行うことにより、SIMD 型の DSP を備えた装置構成で、複合動作モードや逐次処理など SIMD 型の DSP に適さない処理にも柔軟に対応できる。請求項 2 記載の発明に係るデジタルデータ処理装置では、前記別の演算処理部にて誤差拡散処理を行うことにより、DSP による処理の柔軟性と誤差拡散処理機能の実現を両立させることができる。

【0022】請求項 3 記載の発明に係るデジタルデータ処理装置では、前記別の演算処理部にて誤差拡散処理を行うことにより、DSP による処理の柔軟性と印字画像データ発生処理機能の実現を両立させることができる。請求項 4 記載の発明に係るデジタルデータ処理装置では、各種バスインターフェース部を通じての外部とのデ

9

ータのやりとりを制御するバス制御部を更に備えることで、DSPとは異なるクロックで動作している外部装置などとのデータのやりとりを可能にし、複合動作モードのバス制御を実現できる。

【図面の簡単な説明】

【図1】本発明のデジタルデータ処理装置をデジタル画像処理装置に適用してなるデジタル複写機の実施の形態の一例を示す概略正面図である。

【図2】図1に示すデジタル複写機の電気系の回路構成を示すブロック図である。

【図3】誤差拡散処理における誤差マトリクスの一例を示す図である。

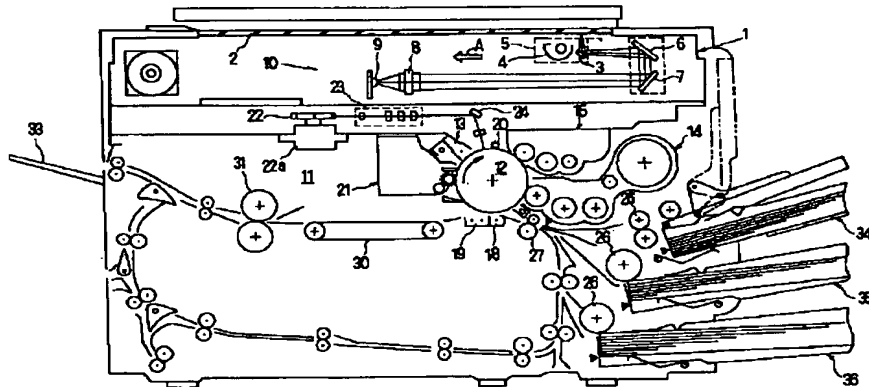
【図4】文字画像合成部のブロック図である。

【符号の説明】

10

1 デジタル複写機の装置本体、2 コンタクトガラス、4 光源、10 読取光学系、9 CCD、10 読み取り光学系、100 ビデオ処理ユニット、200 画像処理ユニット（デジタルデータ処理装置）、201 DSP（デジタルシグナルプロセッサ）、204 印字コア（別の演算処理部）、208 誤差拡散演算処理コア（別の演算処理部）、209 EDUSEL（バス制御部）、210 OPSEL（バス制御部）、300 CPU、400 テキストRAM、500 キャラクタジェネレータROM、601 編集ユニットI/F、602 フレームメモリI/F、603 プリンタI/F、701 オプション入力端子、702 オプション出力端子

【図1】



【図3】

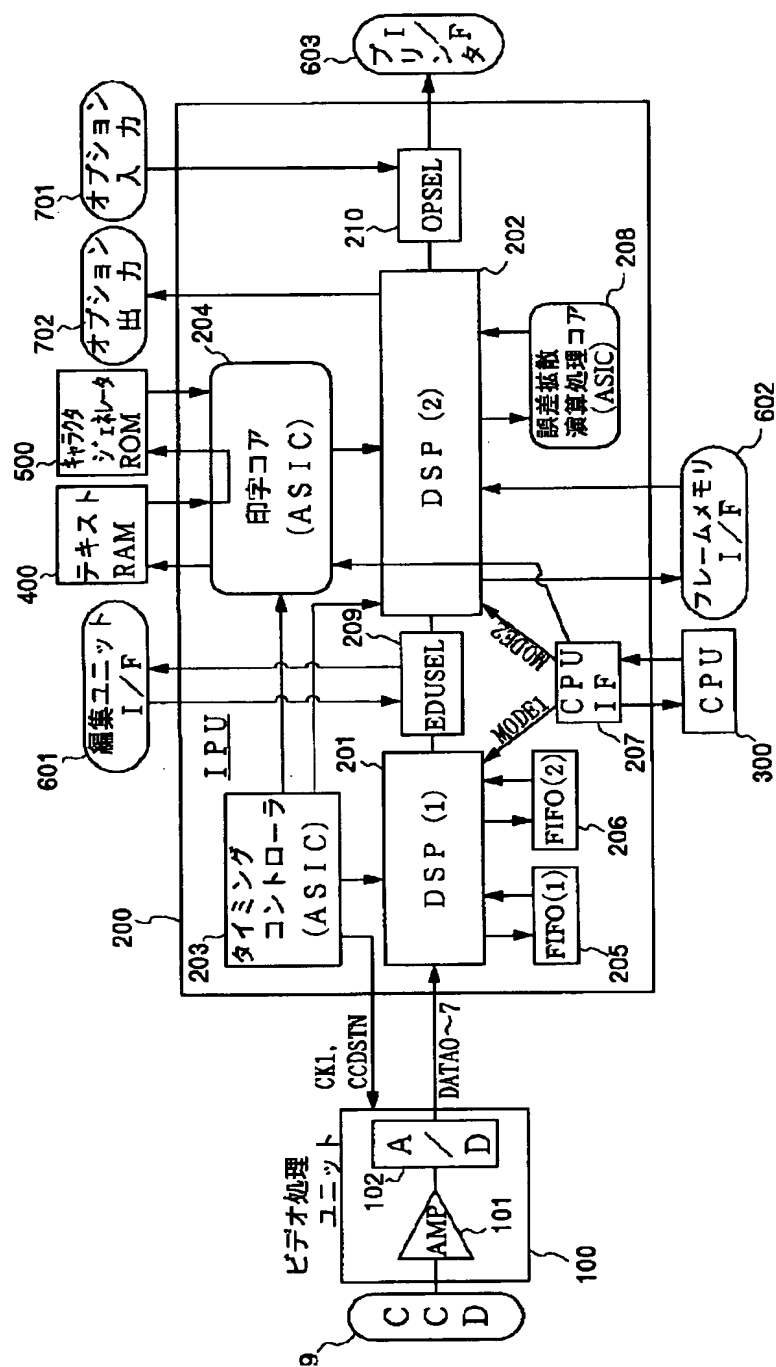
(1) 誤差マトリクス  
枠内の数は誤差を配分する際の重みづけ係数を示す。

	1	2	2	2	1
1	2	4	4	4	2
1	2	4	*		

× 1/32

●は注目画素

【図 2】





【図4】

